

学位論文題名

A Study on Power-Efficient LSI Design Using Dynamic Architecture for Wireless Communication Systems

(ダイナミックアーキテクチャを用いた高効率な電力無線通信システムの

LSIデザインに関する研究)

学位論文内容の要旨

Next-generation broadband wireless systems based on orthogonal frequency division multiplexing (OFDM) have become a key technique and have rapidly developed for increasing data transmission and link reliability significantly. These progresses provide high-speed communication services, such as multimedia applications and broadband Internet access at whenever and wherever. The systems endure increase hardware complexity of the baseband digital part caused by the large number of operations for high-throughput data transmission. The devices used in wireless systems are becoming a smart and compact with limited battery, and thus, the ability to handle wireless high-throughput data transmission while consuming less power dissipation is an important issue in consumer products. Power consumption is, therefore, becoming a major element in the hardware design of portable electronics devices, which rely only on a battery with limited power. Generous-purpose low-power design techniques, a variable wordlength and dynamic voltage scaling, are available to reduce power consumption for CMOS circuits.

This thesis focuses on variable wordlength circuit, wordlength optimization and dynamic voltage scaling for keeping power consumption low in wireless communication systems. In the thesis, there are three approaches as summarized in below:

First approach is an optimization of multiple wordlengths of FFT and Viterbi decoder in SISO-OFDM systems. Gated clock design is used for a variable wordlength circuit in both of FFT processor and Viterbi decoder. Wordlength calibration is proposed to search the optimum wordlength combination and to adjust wordlengths simultaneously for multiple-block in SISO-OFDM systems.

Second approach is a variable wordlength OFDM receiver with a link adaptation. In IEEE802.11a standard, multiple modulation schemes are used for achieving data rate up to 54Mbps under wireless channels. Variable wordlength techniques in wireless systems must include a link adaptation, which adaptively changes a modulation and coding rate conditions. Wordlength calibration is applied with auto rate fallback (ARF) as a link adaptation.

Third approach addresses a dynamic voltage and wordlength scaling (DVWS) for power-efficient wireless systems. Dynamic voltage scaling based on variable wordlength is applied to a radix-4 Viterbi decoder and pipelined MIMO MMSE detector in SISO- and MIMO-OFDM systems, respectively. Shift register is applied for implementing variable wordlength circuits. Wordlength control scheme utilizes a dynamic range of metric factor. This approach achieves power reduction in switching activities and supply voltage simultaneously while maintaining a fixed clock speed in wireless communication

systems.

The main body of the thesis is consisted of six chapters and a conclusion.

Chapter 1 provides the motivation of the thesis.

Chapter 2 describes the concepts of low-power techniques, such as clock gating, dynamic voltage scaling, and variable wordlength technique.

Chapter 3 introduces an approach of wordlength calibration to optimize multiple-wordlength, FFT processor and Viterbi decoder in OFDM receiver. The wordlength calibration utilizes the output binary data of Viterbi decoding to calculate the Hamming distance, which is used for determining the multiple-wordlength.

Chapter 4 describes wordlength calibration with a link adaption for reducing power dissipation of FFT processor. The previous approaches in variable wordlength have considered only the fixed-modulation and coding rate conditions. The variable wordlength approaches in wireless communication systems must include a link adaptation, which adaptively changes the modulation schemes in accordance with changing channel conditions.

Chapter 5 introduces a dynamic voltage scaling based on variable wordlength to optimize supply voltage for various wordlengths. This approach dynamically changes a supply voltage and wordlength simultaneously and thus it can reduce power in both supply voltage and switching activity.

Chapter 6 describes a low power MMSE MIMO detector by utilizing a dynamic voltage and wordlength scaling (DVWS).

Chapter 7 concludes the contributions of the thesis.

According to the results in this study, variable wordlength technique and DVWS are suitable techniques for power-efficient wireless applications, which request fixed throughput.

学位論文審査の要旨

主査	教授	宮 永 喜 一
副査	教授	野 島 俊 雄
副査	特任教授	小 柴 正 則
副査	教授	小 川 恭 孝

学 位 論 文 題 名

A Study on Power-Efficient LSI Design Using Dynamic Architecture for Wireless Communication Systems

(ダイナミックアーキテクチャを用いた高効率な電力無線通信システムの
LSIデザインに関する研究)

本論文では、次世代ブロードバンドワイヤレスシステムのキー技術となっている OFDM(直交周波数分割多重方式) システムに関する新しいシステム設計論と、それに基づく低消費電力型無線通信システムの実現について述べている。特に、無線通信システムにおいて、消費電力をできるだけ低く抑えるために、可変データ語長方式、データ語長の最適設計、動的電源電圧可変方式などの新技術についての提案とその実現及び評価を行っている。

本論文の、重要な 3 つの新技術について説明する。

最初の方式は、SISO-OFDM システムに利用される、FFT 回路とビタビ回路における最適な多重データ語長形式の決定に関する方式である。この FFT 及びビタビ回路には、ゲートッド回路による語長の可変化を実現した。2 つ目の技術としては、通信容量を最適に設定できる OFDM 受信機的设计と、それを実現する可変語長回路の実現を行った。このシステムは、IEEE802.11a に準拠したシステムであり、最高性能が 54Mbps の通信速度を有する。この速度を、実現するため様々な変調モードや符号化率が想定されるが、それらの複数ある変調モード・符号化率を、通信環境に対して最適に適用した可変語長方式を設計開発し、その実現を行った。3 つ目の新技術としては、低消費電力型の無線システムを実現するために、動的電源電圧制御とデータ語長制御 (DVWS) を提案している。データ語長制御を利用した動的電源電圧制御モジュールは、ラディクス 4 のビタビ復号器及び MIMO-OFDM 復号器に応用されている。可変語長回路には、シフトレジスタが適用される。この方式は、クロック速度が固定のシステムにおいて、トランジスタのスイッチ動作及び供給電源電圧の制御を可能とし、結果として、システム全体の消費電力を下げる事が可能となった。

本論文は、以下のような構成となっている。

第 1 章は、本研究の背景について簡単に述べている。

第 2 章は、LSI 設計における低消費電力化とは何かについて述べている。例えば、クロックゲート、動的電源電圧制御、データ語長の可変化により、どのように消費電力が低減できるかについて説明している。

第 3 章は、OFDM 受信機において実現される FFT 回路、ビタビ復号器に関して、データ語長の可変化技術、多重語長回路に実現について説明している。

第4章は、FFT 回路の消費電力を下げるための技術について述べている。第3章では、消費電力削減のために変調モードや符号化率の可変化を行い、必要な通信スループットに対する最適な変調モードや符号化率を決定し、それに対応するデータ語長を決定していた。本章ではそれに加えて、通信環境に対応して最適なデータ語長を決定する方式も提案し、より高効率なトータルシステムの実現を目指している。

第5章は、供給電源電圧の制御と同時にデータ語長制御の実現で、より高効率な消費電力低減が可能であることを示した。

第6章では、第5章の技術を MIMO-OFDM システムに適用し、その削減効果について詳細に検討している。

第7章は、上記の各章のまとめであり、本研究成果の総括を行っている。

以上より、本論文では、次世代の無線通信技術に関する最適なシステム設計・開発について詳細に検討し、特に低消費電力化を達成する新しい MIMO-OFDM システムの実現を行った。これにより新情報化社会に適した無線システムの提案・開発など、十分な成果を挙げている。

これを要するに、筆者は、低消費電力化を実現させた新しい無線システムの開発を行い、高速で、エネルギー消費の少ないシステムの実現を行った。これにより、新しい無線技術、低消費電力化システムの設計・開発・実現に関する多くの有益な知見を得ており、情報科学・工学の分野に貢献するところ大なるものがある。

よって筆者は、北海道大学博士(工学)の学位を授与される資格あるものと認める。