

素子遅延を用いた時間量子化器による 高精度アナログ/デジタル混載集積回路に関する研究

学位論文内容の要旨

本研究は、微小な素子遅延時間を利用して高い分解能を有する時間量子化器による、高精度アナログ/デジタル混載集積回路の回路設計技術を確立することを目的として、素子遅延を用いた時間量子化器による高精度アナログ/デジタル混載集積回路に関する研究の成果をまとめたものである。

アナログ/デジタル混載集積回路を取り扱う際にはアナログ-デジタル変換およびデジタル-アナログ変換回路が必須となる。通常、これらの変換では変換精度が高くなると変換時間も長くなる傾向があり、回路動作の高速化と高精度化を同時に実現することは難しい。参照クロック源に高い周波数を用いることで、ある程度の高速化および高精度化は達成できるが、一般に周波数が高くなるほど取り扱いが難しくなり、回路の消費電力は参照クロックの周波数に比例して増大する。これらの課題に対して、MOSFET のゲート遅延に起因する微小な素子遅延時間を利用することで、参照クロック周波数以上の時間分解能を有し、高速かつ高精度な時間量子化器によるアナログ-デジタル変換回路を実現することができる。そこで、本研究では素子遅延時間を利用して、高い時間分解能を実現する時間量子化器の回路設計手法を確立し、さらに回路動作の高速化や回路面積の削減、設計負担の低減といった具体的な高性能化を目指して、既存のアナログ/デジタル混載領域アプリケーションへの応用を行った。

はじめに、素子遅延を利用した時間量子化器の特性を解析し、素子数や消費電力等も考慮して、より高い時間分解能を実現する構成についての検討を行った。次に、既存アナログ/デジタル混載集積回路の要素回路技術として、内部にデジタル-アナログ変換を利用したデジタル制御発振器に関して、特性の解析を行った。通常のデジタル-アナログ電圧変換には、MOSFET の電圧-電流特性に起因する 2 次の非線形性が見られるが、回路構成による補正技術を検討し、線形な変換特性を実現できること示した。

次いで、時間量子化器によるアナログ-デジタル変換回路について、素子遅延を利用することで、高い分解能を高速な動作で実現できることを明確にした。具体的なアプリケーションとして、CMOS イメージセンサ回路におけるシングルスロープ型アナログ-デジタル変換回路に関して、素子遅延を用いた時間量子化器を応用した高精度化の検討を行った。

最後に、既存アナログ/デジタル混載集積回路として、非常に重要な回路である位相同期回路に対して、時間量子化の概念を応用した新規アーキテクチャを提案した。提案アーキテクチャの動作原理を解析し、従来のアーキテクチャとの比較およびそれらの妥当性に関して検討を行った。解析により、提案するアーキテクチャにおいて、量子化された制御系特有の周波数変調によるスプリアス雑音を確認した。外部からの雑音影響を検討するため、内部発振器へ擬似的な雑音を加えた場合の

影響を解析し、提案アーキテクチャは外部から高周波雑音に対して低域通過特性を持ち、従来の位相同期回路と比較して安定であることを示した。さらに、素子遅延を用いた時間量子化器を応用して高精度化を行い、実際に提案アーキテクチャに基づく回路を試作し、測定によりその位相同期動作および出力周波数特性、要素回路としてのディジタル制御発振器の周波数特性を確認した。

本論文は、以下の章から構成される。

第1章 序論

本章では、本研究の背景・目的を述べる。

第2章 高精度アナログ/ディジタル混載回路

本章では、アナログ/ディジタル混載回路における A/D 変換および D/A 変換技術についてまとめ、その高精度化技術の設計指針、問題点について説明する。

第3章 要素回路技術

本章では、高精度アナログ/ディジタル混載集積回路に関する要素回路技術として、素子遅延を用いた時間量子化器、ディジタル-アナログ電流変換を利用したディジタル制御発振器について説明する。

第4章 高精度シングルスロープ A/D 変換

本章では、アナログ/ディジタル混載回路の具体的なアプリケーションとして、CMOS イメージセンサ回路におけるシングルスロープ A/D 変換について説明する。その後、本研究で提案する素子遅延を用いた時間量子化器による多段化アーキテクチャについて説明する。

第5章 周期比較方式位相同期回路

本章では、既存のアナログ/ディジタル混載回路として幅広く応用され、非常に重要な回路である位相同期回路について説明する。その後、従来の位相比較方式に対して、周期比較方式による新規アーキテクチャを提案し、その動作原理や特性の解析結果について説明する。

第6章 高精度周期比較方式全ディジタル位相同期回路

本章では、本研究が提案する周期比較方式位相同期回路に関して、その高精度化の必要性を説明する。その後、素子遅延を用いた時間量子化器により高精度化し、回路のアナログ素子を全てディジタルに置き換えた、全ディジタル位相同期回路の設計手法について説明する。また、動作確認のため試作した提案回路の測定結果を示す。

第7章 結論

本章では、本研究の結論を述べる。

学位論文審査の要旨

主 査	教 授	本 久 順 一
副 査	教 授	雨 宮 好 仁
副 査	教 授	佐 野 栄 一
副 査	准教授	池 辺 将 之

学 位 論 文 題 名

素子遅延を用いた時間量子化器による

高精度アナログ/ディジタル混載集積回路に関する研究

本研究の主旨は、アナログ/ディジタル混載集積回路の高精度化に向けて、微小な素子遅延時間を利用して高い分解能を実現する「時間量子化器を用いた高精度アナログ/ディジタル混載集積回路」の設計技術を確立したことにある。

低コスト化や高性能化のため、多様なシステムを一つのチップ上に集積する SoC (System on Chip) という設計手法のもと、内部データの処理に優れたディジタル回路と、外部との入出力を担うアナログ回路を集積したアナログ/ディジタル混載集積回路が実装されている。

アナログ/ディジタル混載集積回路においては、内部において必須回路となる A/D 変換器や D/A 変換器の精度によって、その性能は制限される。従来の抵抗や容量を用いる手法では、プロセス微細化に伴って相対的に増大する製造バラツキにより、有意な精度を得られる分解能の限界が決まってしまう。

これらのことを踏まえて、著者は比較的製造バラツキに強い素子遅延を利用して、高い時間分解能を実現する時間量子化器によるアナログ/ディジタル混載集積回路の設計手法を確立するための研究を行った。高速動作や面積削減、設計負担の低減なども考慮されている。得られた成果は以下の通りである。

(1) 高精度時間量子化器に関する設計手法の確立

素子遅延を利用して高い分解能で時間間隔を測定する、遅延線炉型時間量子化器の特性を解析し、より高い分解能および素子数の低減を実現する構成について、回路シミュレーションを通じた検討を行い、その設計手法を確立した。

(2) ディジタル制御発振器の特性改善

内部に電流源型の D/A 変換器を有し、ディジタル入力により発振周波数が制御されるディジタル制御発振器について、特性の解析を行った。MOSFET の電圧-電流特性に起因する 2 次の非線形性が見られるが、回路構成による補正技術により、その非線形な入出力特性の補償を検討した。実際に提案構成による回路試作を行い、線形な変換特性を実現できることを実測で確認した。

(3) シングルスロープ A/D 変換の高精度化

アナログ/ディジタル混載集積回路の具体的なアプリケーション例として、CMOS イメージセンサにおけるシングルスロープ A/D 変換について、素子遅延を利用した時間量子化器を用いることで、高い分解能による高速動作を実現できることを明確にした。次に、素子数を削減し回路規模の拡大を抑える実装方法を検討し、高精度化を実現するための構成を提案して回路設計を行い、シミュレーションにより高い精度を実現できることを確認した。

(4) 周期比較方式による全ディジタル位相同期回路の実現

アナログ/ディジタル混載集積回路として、幅広く応用される位相同期回路に関して、時間量子化の概念を応用した新規アーキテクチャを提案し、回路設計・実装を行った。

(4-1) 周期比較器を導入し、アナログ・ループフィルタを必要としない、ディジタル制御位相同期回路を提案した。提案アーキテクチャの動作原理を解析し、従来のアーキテクチャとの比較およびそれらの妥当性に関して検討を行った。次に、周期比較器の構成、動作を説明し、提案するディジタル制御位相同期回路が、どのようにして位相ロック動作に至るのか、システムシミュレーションを通して解析を行った。

(4-2) 周期比較方式位相同期回路の微小時間領域動作について、数式モデルによる解析を行い、高い精度で動作する周期比較器の必要性を明確にした。そこで、遅延線路による時間量子化器を応用した、位相変動方向検出回路による高精度周期比較方式を提案した。さらに、提案する高精度周期比較方式位相同期回路が、内部発振器に由来する位相雑音に対して低域通過特性を有し、その影響が抑制されることを明らかにした。提案する全ディジタル位相同期回路の試作を行い、実測によりその動作を確認した。

以上を要するに、著者は微少な素子遅延時間を利用して高い分解能を有する時間量子化器の回路設計技術を確立し、具体的なアナログ/ディジタル混載領域アプリケーション応用への見通しを得たものであり、集積回路工学に貢献するところ大なるものがある。したがって、著者は北海道大学博士(工学)の学位を授与される資格があるものと認める。