学位論文題名

## Neuromorphic systems performing early-sensory and cognitive processing with CMOS devices

(生体の初期感覚および知覚情報処理を模擬する CMOS 集積回路に関する研究)

## 学位論文内容の要旨

This research aims at implementing "Neuromorphic Systems", i.e., circuits inspired by the organizing principles of animal neural systems, implemented using standard Complementary Metal-Oxide Silicon (CMOS) LSI technology. These kinds of circuits are usually parallel, and they respond in real time. They operate mainly in the sub-threshold region, where the transistors have physical properties that are useful for emulating neurons and neural systems, such as thresholding and exponentiation.

Based on current knowledge of biological systems, this work aims at developing neural circuits and systems that emulate basic functions of the sensory system. The sensory system is the part of the nervous system responsible for processing sensory information, it consists of sensory receptors, neural pathways, and other parts of the brain involved in sensory perception. Sense perception depends on sensory receptors that respond to various stimuli. When a stimulus triggers an impulse in a receptor, the stimulus is transformed into pulses or action potentials. The action potential travels through a pathway to the cerebral cortex, where they are processed and interpreted.

To this end, this research starts with the implementation of some functions of the early-sensory processing like, detection and transformation of input stimuli, role synaptic connections in sensory information processing. This is done by implementing a number of models such as, a) a temperature sensor, (somatosensory system), inspired by the operation of neurons in sea slugs and snails, in order to mimic sensory receptors whose function is to transform physical stimuli into a train of nerve impulses, b) this neuron model was extended for implementing a network for weak signal detection that exhibit tolerance to noises, to explore the ability of sensory systems to exploit noises inherit in their own elements (neurons) as well as noises from the environment (i.e. the input stimuli), and c) the circuit implementation of a depressing synapse model, whose dynamic effects possibly have a functional role in encoding information brought by sensory stimuli. In auditory pathway, depressing synapses may provide an effective way of detecting emergent synchrony in afferent activities.

Then, the attention is shifted to the cognitive processing area with the introduction of two models. a) a neural network for sensory segmentation. To analyze and understand natural scenes, i.e., images, sounds, etc. it is necessary to decompose the scene into coherent "segments", where each segment corresponds to a different component of the scene. This ability is known as sensory segmentation.

The model consists of mutually coupled neural oscillators that exhibit synchronous (or asynchronous) activity. The basic idea is to strengthen (or weaken) the synaptic weights between synchronous (or asynchronous) neurons, which may result in phase-domain segmentation. Finally, this work concludes with b) the implementation of a neural model for the storage of temporal sequences. In order to study the brain ability to learn and recall information as the environment changes over time (i.e. information we perceive is time varying) which is of fundamental importance in various sensory functions. The model consists of neural oscillators coupled to a common output cell. The basic idea is to learn input sequences, by superposition of rectangular periodic activity (oscillators) with different frequencies. To mimic the operation of these neurons and networks of neurons, we employed biological nonlinear oscillators. The mathematical model of these oscillators consist of two nonlinear differential equations whose main term is a sigmoid function. The stability of the model depends on the magnitude of its variables. In other words, the model can be excitatory or oscillatory depending on the value of its variables.

The models were implemented with basic circuits such as differential pairs (which emulate a sigmoid-like operation) and current mirrors. The operations of the systems were investigated through theoretical analysis, numerical simulations and circuit simulations. The implication of device fabrication mismatches and environmental noise were also studied.

### 学位論文審査の要旨

主 查 准教授 浅 井 哲 也

副查教授雨宫好仁

副查教授高橋庸夫

副 查 教 授 陽 完 治

### 学位論文題名

# Neuromorphic systems performing early-sensory and cognitive processing with CMOS devices

(生体の初期感覚および知覚情報処理を模擬する CMOS 集積回路に関する研究)

本研究は、脳が情報処理を行う仕組みを取り入れた電子回路システムを提案し、それによって脳科学の一端と CMOS 集積回路技術とを結びつける新しい機能集積回路の可能性を示したものである。

近年の脳科学および半導体集積技術の進歩に伴い、米 DARPA(国防高等研究計画局)の SyNAPSE プロジェクトに代表される「脳を人工的に創る」試みが、にわかに現実味を帯びてきた。現在の半導体デバイスの集積度と脳の基本素子数 (神経細胞数とシナプス数) との対比から、脳と同程度の複雑な構造を持つデバイスを人工的に創ることは不可能ではないことが既に示されている。脳型の情報処理を行うプロセッサは、現在の CMOS 集積システムでは処理しにくい知覚・認識などの情報処理を行うための補完的なプロセッサであり、それらの特殊用途においては、既存 CMOS 集積システムよりも少ない素子数および省電力で情報を処理できると考えられる。

本研究では、脳型情報処理を行う半導体集積システムの構築に向けて、現在明らかになっている 脳領域の神経素子/ネットワークの構造をもとに、それらを模擬する CMOS 回路システムを構築し た。本研究で得られた主要な成果は以下のとおりである。

#### (1) 臨界温度センサ集積回路の設計と実証

神経細胞の温度依存発火現象に基づく集積回路向けの神経モデルを提案した。このモデルは、定められた臨界温度を境に定常・振動動作が切り替わるもので、 モノリシック基板上の CMOS 温度検出スイッチの実装を目的としたものである。提案モデルの解析と試作回路の実験により、その動作を実証した。

#### (2) 確率共鳴神経ネットワークの基礎構築

脳を構成する神経システムは、ゆらぎを積極的に利用して情報処理を行うよう自己組織化されて

おり、その処理の方向性は従来技術がとってきた雑音を排除する設計アプローチと正反対である。 本研究では、ゆらぎを利用する機能集積回路の開発の一端として、確率共鳴神経ネットワークのア ナログ電子回路化を試み、雑音環境下で微弱な信号を検出する基本電子回路を構築した。

#### (3) シリコン神経回路網における細胞回路の高精度同期現象の発見

本研究では、雑音環境下において高精度で神経細胞が同期する神経ネットワークモデルをアナログ電子回路化した。シリコンニューロン回路とアナログ減衰シナプスを用いてリカレントネットワークを構成し、ニューロン回路間の同期精度について数値的に調べた。減衰シナプス回路を用いた場合、通常のシナプス回路を用いた場合と比べて、同期精度が6割程度向上することを明らかにした。

#### (4) 領域分割神経ネットワークモデルの CMOS 集積回路化

与えられた複数の信号のタイミング差に応じてそれらの信号を分類する神経ネットワークモデルを構築し、そのモデルのアナログ電子回路化を行った。入力信号の分類に必要な学習を行うスパイクタイミング依存性を持つシナプスデバイスを設計し、小規模ネットワークにおいて二つの入力信号が分離可能であることを示した。

#### (5) 時系列コーディングを行う神経モデルのアナログ CMOS 回路化

時系列データの情報処理は脳の様々な機能にとって重要であり、多くの実世界のタスクにおいて、時系列パターンを処理する能力は魅力的である。本研究では、「時系列データの学習・想起が可能な神経モデル」を実装するアナログ CMOS 回路を設計し、楽曲やリズムを「プログラム」することなしに自ら学習する集積回路を実現した。

これを要するに、本研究は脳の情報処理の基本機能を模擬する CMOS 集積回路の設計方法を確立したものであり、脳科学の一端と半導体デバイス集積技術とを結びつける学際的な研究分野に対して貢献するところ大なるものがある。

よって、著者は北海道大学博士(情報科学)の学位を授与される資格があるものと認める。