

学 位 論 文 題 名

広帯域無線システム用ひずみ補償

高出力増幅器に関する研究

学位論文内容の要旨

近年、マイクロ波を用いた無線システムは情報通信に利用され、現代社会に欠かせないものとなっている。これら無線システムでは大容量化へと向かう流れが進んでおり、それを支える無線回路には広帯域化が要求されている。この中で、電力消費の最も大きい高出力増幅器では、電源回路の小型化に加え、送信信号自身の劣化や隣接するシステムへの干渉を抑圧するために、所望のひずみ特性を満足した上での高効率化が望まれる。増幅器では少しでも効率の高い飽和近くの出力レベルで信号増幅することが要求されるが、飽和に近づくにつれて非線形性が強くなるため、線形性が強く要求される基地局系の増幅器では非線形ひずみ補償技術が用いられてきた。例えば、移動体通信基地局では、第二世代携帯電話システム以降フィードフォワード増幅器が実用化され、数百 W 以上の大電力を送信する放送用の親局送信機では、地上デジタル放送以降デジタルプレディストーション増幅器が実用化されてきた。

しかし、フィードフォワード増幅器は広帯域性に優れるが、遅延線路および補助増幅器の必要性から効率が低いことが課題とされており、温度変化および経年変化によらず高精度なひずみ補償を維持するために安定したループ制御が必要となる。広帯域システム向けのデジタルプレディストーション増幅器では、トランジスタの熱応答特性やバイアス回路周辺のベースバンド周波数特性が原因となって入力信号の過去の履歴によってメモリ効果と呼ばれるひずみが生じ、このメモリ効果の抑圧が必要となる。また、増幅器設計の際には周波数特性を考慮した高精度な非線形ひずみ解析が必要となる。

本研究では、現在の無線システムを支えるフィードフォワード増幅器技術およびデジタルプレディストーション増幅器技術に着目し、基盤技術となる非線形ひずみ解析技術とともに、ひずみ補償高出力増幅器に関する以下の課題を解決することを目的とする。非線形ひずみ解析の課題に対しては、増幅器の周波数特性を考慮した簡易かつ高精度な非線形ひずみ解析法を確立する。フィードフォワード増幅器の課題に対しては、増幅器全体として効率が最大となるようなトランジスタの動作条件の最適化方法を確立し、アナログ回路の伝達関数の変化によらず安定にループを制御する適応アルゴリズムを確立する。デジタルプレディストーション増幅器の課題に対しては、デジタルプレディストーション付きドハティ増幅器の高効率化を図るための設計法を確立し、メモリ効果を補償するデジタルプレディストーションアルゴリズムを確立する。

以下、各章の概要を述べる。

第 1 章は序論であり、研究の背景および広帯域無線システムに用いられるひずみ補償高出力増幅器における課題を挙げ、本論文の位置づけおよび構成について述べる。

第2章では、増幅器が有する周波数特性を考慮した広帯域非線形ひずみ解析法について述べる。この章では、周波数特性を考慮したFET(Field effect transistor)増幅器の複素べき級数モデルを提案する。このモデルでは、増幅器の非線形性と周波数特性を分けて考え、メモリレスな非線形特性を奇数次の複素べき級数で構成し、増幅器が有する信号帯域近傍の周波数特性を入出力フィルタにより構成する。FET増幅器の相互変調ひずみの解析を行い、本手法による結果がハーモニクバランス法による結果と一致することを示す。更に、実験により3次相互変調ひずみの計算値と測定値が一致することを示し、本手法は広帯域信号が入力したときの増幅器の非線形解析に有効であることを明らかにした。

第3章では、ダイオードリニアライザ付きフィードフォワード増幅器の構成および設計法について述べる。この章では、フィードフォワード増幅器の中で効率に影響を与える要素をパラメータ化して定式化を行い、プレディストーションとフィードフォワード増幅器とを組み合わせた全体としての効率を最大化するトランジスタのバイアス条件を求め、検討した条件下においては主増幅器の最終段トランジスタの最適バイアス条件がB級となることを示す。また、プレディストーションとしてダイオードリニアライザを適用し、ダイオードを信号線路に対して直列に接続かつバイアス回路に直列抵抗を接続することで、B級増幅器のひずみ補償に適した非線形特性が得られることを示す。その後、本手法によってバイアス条件が最適化されたダイオードリニアライザ付きフィードフォワード増幅器の開発結果を示し、本手法がW-CDMA(Wide-band Code-Division Multiple-Access)基地局用ひずみ補償増幅器に有効であることを明らかにした。

第4章では、ウェイト除算型の適応アルゴリズムを用いたフィードフォワード増幅器の制御方法について述べる。この章では、非線形増幅器を含むループを安定に制御するために、ウェイト除算型の適応アルゴリズムを提案する。このアルゴリズムでは、増幅器の出力信号を参照信号として使用し、参照信号を適応フィルタのウェイトで除算する。提案アルゴリズムおよびその収束条件を解析的に導出し、提案アルゴリズムは従来の正規化最小平均二乗アルゴリズムよりも安定した収束特性を有することを示す。その後、提案アルゴリズムをフィードフォワード増幅器に適用し、本手法がアナログ回路の伝達関数によらず安定にループ制御できることをシミュレーションで明らかにした。

第5章では、デジタルプレディストーション付きドハティ増幅器の構成および設計法について述べる。この章では、C級ピーク増幅器の出力側線路をOFF時に先端開放スタブと見なして設計することで飽和からバックオフをとった低出力レベルでのドハティ増幅器の効率を高める方法を提案する。また、OFDM(Orthogonal Frequency Division Multiplexing)信号を入力したときのドハティ増幅器のパラメータの最適化方法について述べ、更に、適応型デジタルプレディストーションを組み合わせたときのパラメータの最適化について述べる。その後、本手法を用いて最適設計したドハティ増幅器を開発し、本手法が地上デジタル放送用デジタルプレディストーションひずみ補償増幅器の高効率化に有効であることを明らかにした。

第6章では、メモリ効果を補償する適応フィルタ付きデジタルプレディストータの構成および学習アルゴリズムについて述べる。この章では、増幅器ビヘイビアモデルの逆モデルからメモリ効果を補償するプレディストータの回路構成を導出し、メモリ効果により残留するひずみ成分を用いて周波数領域で適応フィルタの係数を推定する学習アルゴリズムを提案する。本手法を用いたデジタルプレディストータを開発し、本手法がWiMAX(Worldwide Interoperability for Microwave Access)基地局用デジタルプレディストーションひずみ補償増幅器の高効率化および低ひずみ化に有効であることを明らかにした。

第7章は本論文の結論であり、本研究で得られた成果をまとめる。

学位論文審査の要旨

主 査	教 授	野 島 俊 雄
副 査	教 授	宮 永 喜 一
副 査	教 授	小 柴 正 則
副 査	教 授	小 川 恭 孝
副 査	准教授	山 本 学

学 位 論 文 題 名

広帯域無線システム用ひずみ補償 高出力増幅器に関する研究

本研究は、現在の無線システムを支えるフィードフォワード増幅器技術およびデジタルプレディストーション増幅器技術に着目し、基盤技術となる非線形ひずみ解析技術とともに、ひずみ補償高出力増幅器に関する課題について検討している。

第1章は序論であり、研究の背景および広帯域無線システムに用いられるひずみ補償高出力増幅器における課題を挙げ、本論文の位置づけおよび構成について述べている。

第2章では、増幅器が有する周波数特性を考慮した広帯域非線形ひずみ解析法について述べている。周波数特性を考慮したFET(Field effect transistor)増幅器の複素べき級数モデルを提案している。FET増幅器の相互変調ひずみの解析を行い、本手法による結果がハーモニックバランス法による結果と一致することを示している。更に、実験により3次相互変調ひずみの計算値と測定値が一致することを示し、本手法は広帯域信号が入力したときの増幅器の非線形解析に有効であることを明らかにしている。

第3章では、ダイオードリニアライザ付きフィードフォワード増幅器の構成および設計法について述べている。この章では、フィードフォワード増幅器の中で効率に影響を与える要素をパラメータ化して定式化を行い、プレディストーションとフィードフォワード増幅器とを組み合わせた全体としての効率を最大化するトランジスタのバイアス条件を求め、検討した条件下においては主増幅器の最終段トランジスタの最適バイアス条件がB級となることを示している。また、プレディストーションとしてダイオードリニアライザを適用し、ダイオードを信号線路に対して直列に接続かつバイアス回路に直列抵抗を接続することで、B級増幅器のひずみ補償に適した非線形特性が得られることを示している。本手法によってバイアス条件が最適化されたダイオードリニアライザ付きフィードフォワード増幅器の開発結果を示し、本手法がW-CDMA(Wide-band Code-Division Multiple-Access)基地局用ひずみ補償増幅器に有効であることを明らかにしている。

第4章では、ウェイト除算型の適応アルゴリズムを用いたフィードフォワード増幅器の制御方法について述べている。非線形増幅器を含むループを安定に制御するため、ウェイト除算型の適応アルゴリズムを提案している。このアルゴリズムは、増幅器の出力信号を参照信号として使用し、参照信号を適応フィルタのウェイトで除算する。提案アルゴリズムおよびその収束条件を解析的に導出し、提案アルゴリズムは従来の正規化最小平均二乗アルゴリズムよりも安定した収束特性を有することを示している。さらに、提案アルゴリズムをフィードフォワード増幅器に適用し、本手法がアナログ回路の伝達関数によらず安定にループ制御できることをシミュレーションで明らかにしている。

第5章では、デジタルプレディストーション付きドハティ増幅器の構成および設計法について述べている。C級ピーク増幅器の出力側線路をOFF時に先端開放スタブと見なして設計することで飽和からバックオフをとった低出力レベルでのドハティ増幅器の効率を高める方法を提案している。また、OFDM(Orthogonal Frequency Division Multiplexing)信号を入力したときのドハティ増幅器のパラメータの最適化方法について述べ、更に、適応型デジタルプレディストーションを組み合わせたときのパラメータの最適化について述べ、本手法を用いて最適設計したドハティ増幅器を開発し、本手法が地上デジタル放送用デジタルプレディストーションひずみ補償増幅器の高効率化に有効であることを明らかにしている。

第6章では、メモリ効果を補償する適応フィルタ付きデジタルプレディストータの構成および学習アルゴリズムについて述べている。増幅器ビヘイビアモデルの逆モデルからメモリ効果を補償するプレディストータの回路構成を導出し、メモリ効果により残留するひずみ成分を用いて周波数領域で適応フィルタの係数を推定する学習アルゴリズムを提案している。本手法を用いたデジタルプレディストータを開発し、本手法がWiMAX(Worldwide Interoperability for Microwave Access)基地局用デジタルプレディストーションひずみ補償増幅器の高効率化および低ひずみ化に有効であることを明らかにしている。

第7章は結論であり、本研究で得られた成果をまとめている。

これを要するに、著者は、無線通信装置の高効率化に寄与する基盤技術に関して有益な新知見を得たものであり、情報通信技術の発展に貢献するところ大なるものがある。よって著者は、北海道大学博士(工学)の学位を授与される資格あるものと認める。