

学 位 論 文 題 名

シリコンナノドットアレイを用いた
高機能単電子デバイスに関する研究

学位論文内容の要旨

近年の集積回路では、トランジスタの数を増やすことで高機能化を実現してきた。しかし、チップ当たりのトランジスタ数が 10 億個を超えるようになると、消費電力の増大が問題になってくる。単電子デバイスは電子 1 個の移動を制御することができ、低消費電力、高集積性から将来の大規模集積回路への応用が期待されている。単電子デバイスの動作にはクローンブロッケイドという電子同士の反発力を利用しており、これまでの素子とは異なる独特な性質を示す。そのため、電子 1 個の転送をも可能とするターンスタイルやポンプといったユニークな素子に加え、最もシンプルな単電子デバイスである単電子トランジスタをベースとしたインバーターや各種の論理ゲートなどの研究が活発に行われている。

単電子デバイスはナノメートルオーダーの小さなドットを必要とするため、そのサイズ制御は、その実用化に向けて大きな問題となることが予測される。サイズ揺らぎの問題は、現行の CMOS トランジスタにおいても直面している大きな問題であるが、単電子デバイスは、より小さなサイズで使われることが予測されるので、正確なサイズ制御が求められる。例えば単電子トランジスタの室温動作を考えた場合、ドットサイズをわずか数ナノメートルにしなくてはならず、設計通りの動作電圧を得るためにはドットのサイズ揺らぎは 1nm 以下にしなくてはならない。ナノメートル以下の精度での構造作製は現在のナノ加工技術では難しく、それぞれのドットのサイズにばらつきが生じてしまう。ナノ構造作製時のサイズ揺らぎは避けられない問題であり、そのため本論文ではこの問題を解決するために、サイズ揺らぎを許容するような新しい概念の単電子デバイスを提案した。ナノドットをアレイ状に配置し、複数のドットを用いることによって揺らぎを許容するデバイスを考えた。また、出力電流がゲート電圧に対して振動する特性と、複数のゲートを持つことができる単電子デバイスの特徴を利用し、デバイスに高機能性を持たせる。さらに、出力電流端子が 2 つあるデバイスを作製した。ナノドットが複数あることを利用し、異なるドットからそれぞれ出力をとることによって独立な 2 つの出力を得ることができる。このようなナノ構造を用いて多入力多出力を狙う提案は他では行われていない新しい研究である。

以下に本論文の各章の概要を述べる。

第 1 章は、本研究の序論である。電子のトンネル現象に関する基本的特性とこれまでの研究経緯を述べ、単電子デバイスの現行の CMOS デバイスに対する利点と現在までの応用についてまとめた。

第 2 章では、ナノドットをアレイ状に配置したデバイスの提案と、その概念について述べる。ナノドットアレイ上には、ドットと静電的にカップルした多数のゲート電極を配置した構成をとることが可能である。同時に、ドットアレイに複数の出力端子を取り付けることが可能であり、それぞ

れの出力端子が別のドットに取り付けられることより、複数の独立な出力を得ることが可能となる。ここで、ゲート電極一部を、入力ゲート、その他を制御ゲートとして用い、制御ゲートに印加する電圧によって入力と出力の関係を決定することが可能となるので、機能を選択することができる。またここでは、将来の集積回路およびコンピューティングに対する本研究の位置づけについて述べる。

第3章では、単電子シミュレーションによる、ナノドットアレイデバイスの基本的特性について述べる。最も小さなアレイとして、ナノドットを2行2列に配置したものを考え、その上にすべてのドットと容量接続する2つの下層ゲートと、さらに上に全体を覆う上層ゲートを載せ、下層ゲートを入力、上層ゲートを制御ゲートとして用いた。上層ゲートに印加する電圧によってデバイスの論理機能を可変とするデバイスを考えた。シミュレーションにはモンテカルロ法を用いた。ゲート電圧、温度、ドレイン電圧による依存特性を評価し、単電子ナノドットアレイデバイスの実現可能性について評価した。その結果として、主要な2入力の論理関数6種類(AND、OR、NAND、NOR、XOR、XNOR)が可変であることを示した。

第4章では、Siナノドットアレイデバイスを実際に作製し、8Kでの測定を行い、その特性について述べる。まず、ナノドットアレイと同様の方法で単純な単電子トランジスタを作製し、電流振動特性を確認した。結果としてナノドットが狙い通りに作製できていることを確認した。

つぎにSiナノドットアレイに2本の電極端子、2つの下層ゲート、1つの上層ゲートを載せたデバイスの特性を評価した。下層ゲートの入力を調整し、上層ゲートの電圧を変化させることによって、主要な6種類の論理関数が可変であるシミュレーションの動作原理を実際のデバイスで確認した。また、2入力論理関数全16種類のうち14種類のデバイス動作を実現した。さらにデバイスの温度とドレイン電圧に対する特性依存性を示した。応用としてマルチプレクサが実現できることを示した。

さらに3つの電極端子を持つデバイスにより、2入力2出力半加算器の動作を確認した。また、上層ゲートを3つ目の入力として利用することで全加算器としての動作を確認し、3つ以上の入力を持つ高機能デバイスの可能性を示した。

第5章では本論文の総括について述べる。

学位論文審査の要旨

主 査 教 授 高 橋 庸 夫

副 査 教 授 雨 宮 好 仁

副 査 教 授 山 本 眞 史

副 査 准教授 有 田 正 志

学 位 論 文 題 名

シリコンナノドットアレイを用いた 高機能単電子デバイスに関する研究

進展著しい近年の集積回路では、トランジスタの数を増やすことで高機能化を実現してきた。これによって、高度な情報処理を可能となり、電子化された便利な世界が開けてきている。しかし、集積回路のチップ当たりのトランジスタ数が 10 億個を超えるようになると、消費電力の増大が問題になってくる。これを解決する手法として、考えられているのが、単電子デバイスの利用である。単電子デバイスは電子 1 個の移動を制御することができ、低消費電力、高集積性から将来の大規模集積回路への応用が期待されている。単電子デバイスの動作にはクローンブロッケイドという電子同士の反発力を利用しており、これまでの素子とは異なる独特な性質を示す。そのため、電子 1 個の転送をも可能とするターンスタイルやポンプといったユニークな素子に加え、最もシンプルな単電子デバイスである単電子トランジスタをベースとしたインバーターや各種の論理ゲートなどの研究が活発に行われている。

単電子デバイスは、ナノメートルオーダーの小さなドットを必要とし、これが集積度を高めることを可能にする利点となるわけであるが、そのサイズ制御は、その実用化に向けて大きな問題となることが予測される。サイズ揺らぎの問題は、現行の CMOS トランジスタにおいても直面している大きな問題であるが、単電子デバイスは、より小さなサイズで使われることが予測されるので、正確なサイズ制御が求められる。例えば単電子トランジスタの室温動作を考えた場合、ドットサイズをわずか数ナノメートルにしなくてはならず、設計通りの動作電圧を得るためにはドットのサイズ揺らぎは 1nm 以下にしなくてはならない。ナノメートル以下の精度での構造作製は現在のナノ加工技術では難しく、それぞれのドットのサイズにばらつきが生じてしまう。

本論文では、この避けられないと考えられているサイズ揺らぎの問題を解決するために、サイズ揺らぎを許容するような新しい概念の単電子デバイスを提案している。ナノドットをアレイ状に配置し、複数のドットを用いることによって揺らぎを許容するデバイスを考え、また、出力電流がゲート電圧に対して振動する特性と、複数のゲートを持つことができる単電子デバイスの特徴を利用し、デバイスに高機能性を持たせている。さらに、ナノドットが複数あることを利用し、異なるドットからそれぞれ出力をとることによって、ほぼ独立な多数の出力を得ることができるというこ

とを提案している。このようなナノ構造を用いて多入力・多出力を狙う提案は他では行われていない新しい研究である。加えて、シミュレーションにより、その特性を確認すると共に、実際にシリコンの CMOS プロセスと互換な作成法を用いて、シリコンのナノドットアレイを作製、評価を行い、実験的に提案したデバイスが動作可能なことを示している。

以下に本論文の各章の概要を述べる。

第 1 章は、本研究の序論である。電子のトンネル現象に関する基本的特性と研究経緯を述べ、単電子デバイスの現行の CMOS デバイスに対する利点と現在までの応用についてまとめている。

第 2 章では、ナノドットをアレイ状に配置したデバイスの提案と、その概念について述べている。ナノドットアレイ上には、ドットと静電的にカップルした多数のゲート電極を配置した構成をとることが可能であり、同時に、ドットアレイに複数の出力端子を取り付けることが可能である。それぞれの出力端子が別々のドットに取り付けられることより、複数の独立な出力を得ることが可能となる。ここで、この特徴を活かして、ゲート電極の一部を入力ゲート、その他を制御ゲートとして用い、制御ゲートに印加する電圧によって入力と出力の関係を決定することが可能となるので、機能を選択することができるという新しい、デバイス構成法を提案している。

第 3 章では、提案したような単電子デバイスが実際に実現可能かどうかを判別するために、単電子シミュレーションによる、ナノドットアレイデバイスの基本的特性について述べている。最も小さなアレイとして、ナノドットを 2 行 2 列に配置したものを考え、その上にすべてのドットと容量接続する 2 つの下層ゲートと、さらに上に全体を覆う上層ゲートを載せ、下層ゲートを入力、上層ゲートを制御ゲートとして用いている。上層ゲートに印加する電圧によってデバイスの論理機能を可変とするデバイスを考えて、シミュレーションにはモンテカルロ法を用いた検討を行っている。ゲート電圧、温度、ドレイン電圧による依存特性を評価し、単電子ナノドットアレイデバイスの実現可能性について評価し、その結果として、主要な 2 入力の論理関数 6 種類 (AND、OR、NAND、NOR、XOR、XNOR) をすべて選択できることを示している。

第 4 章では、実際に Si ナノドットアレイデバイスを作製し、8K の温度で測定を行い、その特性について述べている。まず、ナノドットアレイと同様の方法で単純な単電子トランジスタを作製し、電流振動特性を確認し、結果としてナノドットが狙い通りに作製できていることを確認している。つぎに Si ナノドットアレイに 2 本の電極端子、2 つの下層ゲート、1 つの上層ゲートを載せたデバイスの特性を評価している。下層ゲートの入力を調整し、上層ゲートの電圧を変化させることによって、主要な 6 種類の論理関数が可変であるシミュレーションの動作原理を実際のデバイスで確認している。また、2 入力論理関数全 16 種類のうち 14 種類の動作が可能であることを示し、デバイスの温度とドレイン電圧に対する特性依存性を示している。加えて、新たな応用として、マルチプレксаが実現できることを示している。さらに 2 つの出力端子を持つデバイスを作製し、2 入力 2 出力の半加算器の動作を確認している。また、上層ゲートを 3 つ目の入力として利用することで全加算器としての動作を確認し、3 つ以上の入力を持つ、さらなる高機能デバイスの可能性を示している。

第 5 章では本論文の総括について述べている。

これを要するに、著者は、ナノ構造を有する低消費電力の単電子デバイスの特徴を利用し、新しい概念の多入力・多出力のナノドットアレイデバイスを提案し、実際にシミュレーションによりその動作を確認すると共に、実験的にデバイスを作製・評価してその基本的動作特性を確認し、高機能性を実証したものであり、新たな概念のエレクトロニクス構築への貢献が大きいと考えられる。

よって著者は、北海道大学博士 (工学) の学位を授与される資格があるものと認める。