

学 位 論 文 題 名

Electron Transport Devices Fabricated on
GaAs-based Quantum Wires and Their
Application to Quantum Integrated Circuits

(GaAs 系量子細線上に形成した電子輸送デバイスと
その量子集積回路への応用)

学位論文内容の要旨

半導体電子デバイスは、点接触型トランジスタに始まり、バイポーラトランジスタ、MOS 電界効果トランジスタ、高電子移動度トランジスタ (HEMT) 等の種々のデバイスへ発展・分化している。その中でも、シリコン CMOS トランジスタは、低消費電力性から、現在の集積回路の大部分を占め半導体集積回路の発展を牽引してきた。これらの半導体電子デバイスの高性能化はデバイスの微細化により支えられ、プロセス技術の発展と共に、デバイスの小型化が驚異的に進み、1970 年では 10 μm であったデザインルールが、現在においては、100 nm を切るまでに至った。そして、同時に、ボトムアップアプローチとして原子レベルで量子ナノ構造やその集積構造を形成する技術が高度に発展してきた。

デバイスの基本寸法がナノメートル領域に達し、半導体デバイス中の電子輸送を支配する物理は古典力学から量子力学へ移行しつつある。しかし、古典的デバイスにおいては量子力学は負の方向に働き、ゲートリーク等様々な問題を引き起こしている。従って、量子力学に準ずる動作を実現する量子デバイスが、次世代ナノエレクトロニクスを担う半導体電子デバイスとして研究開発されなければならない。量子デバイスは微細であり高密度集積化に適し、超低電力スイッチング等のいくつかの利点を有する。しかし、構造やチャージに非常に敏感で、利得が小さく大電流駆動能力に欠けるという問題点を持つ。従って、従来の LSI を量子デバイスで置換して実現することは困難であり、これが量子デバイス集積回路の実現を妨げてきた大きな要因である。

このような背景のもと、本論文は、量子効果に適した物性を有し、かつ、優れた量子ナノ集積構造形成技術によって次世代ナノエレクトロニクス材料として重要な GaAs 系材料を利用し、これによる量子細線構造に独自のナノメートルスケールショットキーゲートを形成することで、優れた性能を有し、超高集積化が可能な量子細線トランジスタを実現する。そして、これを量子集積構造と量子輸送特性を最大限に活用した新しいヘキサゴナル二分決定グラフ (BDD) 量子集積回路の基本デバイスに応用し、その集積化を図ると共に、形成した電子輸送デバイスの動作速度や消費電力について実験的理論解析を行い、その動作性能を明らかにしたものである。

本論文は 8 章から構成されている。以下に各章の要旨を示す。

第 1 章では、本研究の歴史的背景と目的を述べると共に各章の概要を記している。

第 2 章では、本研究のデバイスにおいて基本構造となる量子細線の基本的な物理を述べている。

第 3 章では、現在までに研究されてきた半導体量子細線構造の実現手法との特徴を述べると共に、本研究で用いた化合物半導体量子細線構造を作製する際に使用した実験装置および作製したデバイスの評価に用いた測定方法について説明している。

第 4 章では、インプレーンゲート (IPG) およびラップゲート (WPG) と呼ぶナノメートルスケールのショットキーゲートを有する GaAs 系量子細線トランジスタの原理と構造、作製プロセス、および、作製したデバイスの評価結果とその動作の理論解析結果が述べている。各々のゲート構造を有する量子細線は低温から室温まで電界効果トランジスタと同様な良好なゲート制御性を有することを示すと共に、低温において明瞭な量子化コンダクタンスステップを実現した。さらに、低消費電力スイッチング実現において重要なパラメータである量子化コンダクタンスステップエッジの傾きを詳細に評価し、作製したデバイスでは低温から 60 K まで理論式を満たす線形性が得られることを示した。また、ラップゲート構造では、垂直磁場抵抗振動測定から得られた実効細線幅のゲート制御特性を、フェルミ準位ピンニング現象を考慮したモデルを用い、理論的に説明している。

第 5 章では、回路アーキテクチャとして二分決定グラフ (BDD) 論理アーキテクチャを採用した新しい回路手法、ヘキサゴナル二分決定グラフ量子回路に関して述べている。その概念と共に、Si CMOS トランジスタで構成される従来の大規模集積回路 (LSI) の限界を超えた、超低消費電力化、超高速化、超高集積化を実現可能な手法であることを説明している。さらに、量子細線スイッチをヘキサゴナルナノ細線ネットワークに配列することで BDD 量子回路を実装する手法、その利点および論理関数表現方法について説明している。

第 6 章では、ヘキサゴナル BDD 量子節点デバイスの構造、作製プロセス、および動作特性と、その応用に関して述べられている。第 5 章で説明されたヘキサゴナル BDD 量子回路を実現するため、第 4 章で述べられたショットキーラップゲート制御量子細線トランジスタを BDD 節点デバイスの出力枝に形成される量子細線スイッチとして適用し、実現した。作製した節点デバイスは、低温から室温まで明確なパススイッチング動作を実現した。さらに、その応用として、AND 論理を実現するヘキサゴナル BDD 回路を作製し、低温から室温まで正確な論理動作を実現した。

第 7 章では、ヘキサゴナル BDD 量子 LSI の動作性能評価とさらなる高速化・低消費電力化を図ることを目指し、量子細線スイッチの速度および消費電力の評価手法および評価を行った結果を述べている。ショットキーラップゲートを有する単体の量子細線スイッチは 10 MHz クロックで動作することを実験的に示した。また、高周波測定のために新たに特殊構造を有する量子細線デバイスを設計・試作・評価し、遮断周波数 5 GHz を実現した。測定した S パラメータをもとに等価回路解析を行い、ゲート容量の重要性を指摘し、デバイスの微細化によるさらなる高速化への指針を得た。さらに、電力・遅延時間積評価を行い、本研究で開発された量子細線デバイスにより、最新のゲート長 20 nm を有する Si CMOS トランジスタよりも 2 桁も優れた値を実現した。ゲート長の短縮化により、さらなる電力・遅延時間積の低減が図れることを明らかにした。

第 8 章では、本論文の結論を述べている。

学位論文審査の要旨

主 査 教 授 長谷川 英 機

副 査 教 授 雨 宮 好 仁

副 査 教 授 福 井 孝 志

副 査 助教授 葛 西 誠 也

学 位 論 文 題 名

Electron Transport Devices Fabricated on GaAs-based Quantum Wires and Their Application to Quantum Integrated Circuits

(GaAs 系量子細線上に形成した電子輸送デバイスと
その量子集積回路への応用)

今日の電子産業の飛躍的發展をもたらしたのは、シリコン CMOS トランジスタである。その相補的構成は、原理的に低消費電力であるため、高密度集積が可能であり、様々な大規模電子システムが実現され、現在に至っている。シリコン CMOS トランジスタの高密度集積化と高性能化はデバイス寸法の微細化により達成されてきた。材料・プロセス技術の進歩により、寸法の微細化は驚異的に進み、100 nm を切るまでに至っている。

しかし、デバイスの基本寸法がナノメートル領域に達すると、種々の量子効果が現れる。そして、これらは、古典力学を原理とするデバイスにおいては、多くの場合有害であり、デバイス性能を劣化させる。例えば、トンネル効果によるゲートリーク電流は、シリコン CMOS トランジスタにおいて、重大な問題となっている。

一方、材料・プロセス技術の進歩は、半導体ナノテクノロジーの急速な發展をもたらし、量子細線・量子ドットなどの人工的量子構造の実現が可能となった。このため、次世代エレクトロニクスを担う半導体電子デバイスとして、量子力学を基本原理とする量子デバイスの研究開発が、活発化した。量子デバイスは、微細であり、超低消費電力スイッチングを実現できるので、かつてない高密度の集積化を実現できる可能性がある。しかし一方、量子デバイスは、構造や浮遊電荷に非常に敏感なため、閾値電圧の精密制御が困難である、利得が小さく大電流駆動能力に欠けるという問題点を持つ。したがって、従来のトランジスタを、そのまま量子デバイスで置換したのでは、LSI を実現することは不可能である。

このような背景のもとに、本論文は、量子デバイスの利点を生かし、かつ、欠点を補う新しい試みとして、量子細線のネットワークを独自のナノメートル寸法のショットキゲートで制御することにより、二分決定グラフ (BDD) アーキテクチャにもとづく大規模論理集積回路を実現することを検討したものである。材料としては、高速デバイスや量子ナノ集積構造形成に適したガリウムヒソ系材料を採用し、基本デバイスや小規模回路の試作と評価・理論解析を通じて、デバイスの動作速度や消費電力を明らかにし、大規模集積化の可能性を示

している。本論文は 8 章から構成されている。以下に各章の要旨を示す。

第 1 章では、本研究の歴史的背景、目的および各章の概要を述べている。

第 2 章では、本研究の量子集積構造の基本となる量子細線の基礎物理を述べている。

第 3 章では、半導体量子細線の形成法とその特徴を概観したあと、本研究で用いた化合物半導体量子細線構造の作製法と作製装置、および、作製したデバイスの評価法と評価装置について説明している。

第 4 章では、インプレーンゲート (IPG) およびラップゲート (WPG) と呼ぶナノメートル寸法のショットキーゲートを有するガリウムヒソ量子細線トランジスタの構造、動作原理、作製プロセス、および、試作評価結果とその理論的考察が述べられている。各々のゲート構造は低温から室温まで良好なゲート制御性を示すと共に、低温においてコンダクタンスの量子化が明瞭に観察された。さらに、スイッチングの低消費電力化において重要なパラメータであるゲート電圧に対する量子化コンダクタンスのステップの傾きを詳細に評価し、低温から 60 K まで理論に従う関係を満たすことを示した。また、ラップゲート構造について、垂直磁場抵抗振動測定から得られた実効細線幅のゲート電圧依存性を、表面フェルミ準位ピンニング現象を考慮したモデルを用い、理論的に定量的に説明している。

第 5 章では、回路アーキテクチャとして二分決定グラフ (BDD) 論理アーキテクチャを採用した新しいヘキサゴナル BDD 量子回路に関し、その概念、論理関数表現方法と特色を述べている。また、具体的実現法として、量子細線スイッチをヘキサゴナルナノ細線ネットワークに配列した BDD 量子回路構成法が説明されている。これによれば、本手法は量子デバイスの欠点を補うとともに、シリコン CMOS 大規模集積回路の限界を超えた、超低消費電力化、超高速化、超高密度高集積化が実現可能である。

第 6 章では、試作されたヘキサゴナル BDD 量子節点デバイスの構造、作製プロセス、動作特性、およびそれを用いた基本回路が述べられている。節点デバイスは、その 2 つの出力枝にショットキーラップゲート制御量子細線スイッチを形成して構成している。低温から室温まで明確なパススイッチング動作が実現された。さらに、AND 論理関数を実現するヘキサゴナル BDD 回路を作製し、低温から室温まで正確な論理動作を実現している。

第 7 章では、ヘキサゴナル BDD 量子大規模集積回路の高速・低消費電力性能の目安を得るために、量子細線スイッチの速度および消費電力の評価を行った結果を述べている。まず、ショットキーラップゲート型量子細線スイッチは、直接測定の上限である 10 MHz クロック動作を実験的に確認した。また、高インピーダンスのため困難なマイクロ波帯測定の目的で、並列集積化した特殊量子細線デバイスを設計・試作し、遮断周波数 2.5 GHz を直接確認した。測定した S パラメータをもとに等価回路解析を行い、ゲート容量を評価し、デバイスの微細化によるさらなる高速化への指針を得た。さらに、電力・遅延時間積(PDP)の評価を行い、本研究で開発された量子細線デバイスにより、ゲート長 20 nm を有する最新のシリコン CMOS トランジスタよりも 2 桁も優れた PDP 値を得るとともに、ゲート長の短縮化により、さらなる PDP 値低減が図れることを明らかにした。

第 8 章では、本論文の結論を述べている。

これを要するに、著者は、量子デバイスの利点を生かし、かつ、欠点を補う新しい試みとして、ガリウムヒソ系量子細線ネットワークを独自のナノメートルスケール・ショットキーゲートで制御することにより、二分決定グラフ (BDD) アーキテクチャにもとづく大規模論

理集積回路を実現することを基礎的な立場から検討し、有望な結果を得たものであり、半導体工学の進歩に寄与するところ大である。よって著者は、北海道大学博士（工学）の学位を授与される資格あるものと認める。