

学位論文題名

A study on programmable processors
for digital signal processing

(ディジタル信号処理向きプログラマブルプロセッサに関する研究)

学位論文内容の要旨

1980年に登場したDSP(ディジタルシグナルプロセッサ)は並列乗算器とハーバードアーキテクチャの採用により、ソフトウェアによるリアルタイム信号処理を実現可能にした。これは、水平型マイクロプログラム制御方式等の採用によりプロセッサ内の複数のハードウェアを制御して、プログラムフェッチ、デコード、複数のデータ転送とアドレス演算、積和演算等の算術演算の並列実行を可能にし、当時のマイクロプロセッサに対して2桁高い信号処理性能を実現することができたためである。しかしながら、効率のよいプログラムを作成するには、プログラマがハードウェアアーキテクチャを理解した上でのアセンブラプログラミングが必要であったため、プログラムの生産性が悪く、開発者の確保も難しい等の問題があった。そのため、プログラム開発が容易で、しかも高い信号処理性能を実現できるプロセッサおよびソフト開発環境が望まれていた。

その一つのアプローチとして考えられたのが、DSPのアーキテクチャの改良とプログラム生成ツールの開発による、DSP用の高級言語プログラミング環境の実現である。DSPのアーキテクチャの改良としては、固定小数点演算で必要なスケール処理を回避してプログラミングを容易にする浮動小数点演算の採用が考えられた。但し、そのために演算ハードウェア規模の削減、整数演算との親和性など解決すべき課題があった。一方、DSP用の高級言語開発環境としては、Cコンパイラの開発も進められたが、実用的に十分な実行効率を実現できないため、DSP処理の記述に適したシグナルフローグラフやブロック図をベースにした専用高級言語記述から効率のよいプログラムを生成する方式が考えられた。また、このようなツールでは応用分野を広げるために、異なる標本化レートの処理の同時実行等、様々な実時間信号処理システムの効率良い実現のためのスケジューリング方式が検討された。しかしながら、このようなDSPと専用高級言語によるアプローチは、シグナルフローグラフやブロック図での記述に向けた処理では一定の成功を納めたが、より複雑な処理には十分対応できないという問題があった。

これに対して、90年代に入るとRISCアーキテクチャの登場による動作周波数の向上や、VLSIの集積度の向上による並列乗算器の搭載により、RISCプロセッサによる信号処理の実現が現実的になってきた。RISCプロセッサは、単純な命令セットの採用により、動作周波

数の向上を実現するパイプライン処理の導入と、効率のよいCコンパイラの実現を同時に実現することを可能にした。特に、90年代後半になると、MPEGに代表されるマルチメディア処理が注目されるようになり、その実現手段として、DSPの発展形であるメディアプロセッサと共にマルチメディア処理向けに命令セットを拡張したメディア拡張マイクロプロセッサが有望視された。メディア拡張マイクロプロセッサは、これよりマルチメディア処理に専用化されたメディアプロセッサに比べると様々な制約があり、十分な性能を実現するのは容易ではなかったが、実用的なCコンパイラの利用が可能等の理由により、次第に広く使われるようになった。但し、そのために、MPEG処理等の効率の良い実現方式や、これに適した命令セットの開発が必要であった。また、このようにメディア拡張マイクロプロセッサが普及するようになると、MPEG処理のみならず、その上で他の画像処理や信号処理の実現が期待されるようになった。そこで、これらの処理に対して、メディア拡張マイクロプロセッサ向きの実現アルゴリズムの開発が必要とされるようになってきた。

本論文は以上に述べた2つのアプローチに基づいた信号処理およびマルチメディア処理の為にプログラマブルプロセッサシステムの実現方式について報告する。本論文は、全6章より構成される。

第1章では本研究分野の背景と本研究の目的、本論文の構成を述べる。続いてDSPベースのアプローチについて第2章及び第3章でのべる。

第2章では1チップ32ビット浮動小数点DSPおよび浮動小数点演算器が採用した演算方式について述べる。特に提案した浮動小数点演算方式によりデジタル信号処理応用に対してハードウェア規模の削減しながら高い精度と高速演算を両立できることを示す。

第3章ではブロック図記述を利用したDSPの為にソフトウェア設計システムの開発および異なる標準化レートの処理を同時に実現するスケジューリングアルゴリズムについて述べる。静的スケジューリングと動的スケジューリングを組み合わせた新スケジューリング法の提案によりDSPにおいて非同期マルチレートシステムを実現する際の割り込み処理によりオーバーヘッドを削減することができることを示す。

次にマイクロプロセッサベースのアプローチについて第4章及び第5章において述べる。

第4章ではマルチメディア拡張マイクロプロセッサとメディアプロセッサのマルチメディア処理性能についてMPEGビデオデコーダを用いて評価を行い、得失を明確にする。さらにこの検討を基にデータ転送と並列メディア処理演算を同時に実行できるメディア拡張マイクロプロセッサアーキテクチャを提案する。また、並列メディア処理演算器で採用した正負対称丸め方式によりMPEG処理で十分な精度を実現できることを示す。

第5章では画像や動画において見えにくい部分を強調する適応画像強調アルゴリズム、及びメディア拡張マイクロプロセッサを用いた高速実現方式について述べる。並列メディア処理演算器を利用した高速実現アルゴリズムにより200MHzのメディア拡張マイクロプロセッサで720x480画素、毎秒30枚の処理を実現できることを示す。

最後の章では本論文の結論について述べる。

学位論文審査の要旨

主 査 教 授 宮 永 喜 一
副 査 教 授 小 柴 正 則
副 査 教 授 小 川 恭 孝

学 位 論 文 題 名

A study on programmable processors for digital signal processing

(ディジタル信号処理向きプログラマブルプロセッサに関する研究)

1980年に登場したDSP(ディジタルシグナルプロセッサ)は並列乗算器とハーバードアーキテクチャの採用により、ソフトウェアによるリアルタイム信号処理を実現可能にした。これは、当時のマイクロプロセッサに対して2桁高い信号処理性能を実現することができた。しかしながら、効率のよいプログラムを作成するには、プログラマがハードウェアアーキテクチャを理解した上でのアセンブラプログラミングが必要であったため、プログラムの生産性が悪く、開発者の確保も難しい等の問題があった。そのため、プログラム開発が容易で、しかも高い信号処理性能を実現できるプロセッサおよびソフト開発環境が望まれていた。

その一つのアプローチとして考えられたのが、DSPのアーキテクチャの改良とプログラム生成ツールの開発による、DSP用の高級言語プログラミング環境の実現である。DSPのアーキテクチャの改良としては、固定小数点演算で必要なスケーリング処理を回避してプログラミングを容易にする浮動小数点演算の採用が考えられた。但し、そのために演算ハードウェア規模の削減、整数演算との親和性など解決すべき課題があった。一方、DSP用の高級言語開発環境としては、Cコンパイラの開発も進められたが、より複雑な処理には十分対応できないという問題があった。

これに対して、90年代に入るとRISCアーキテクチャの登場による動作周波数の向上や、VLSIの集積度の向上による並列乗算器の搭載により、RISCプロセッサによる信号処理の実現が現実的になってきた。特に、90年代後半になると、MPEGに代表されるマルチメディア処理が注目されるようになり、その実現手段として、DSPの発展形であるメディアプロセッサと共にマルチメディア処理向けに命令セットを拡張したメディア拡張マイクロプロセッサが有望視された。メディア拡張マイクロプロセッサは、マルチメディア処理に専用化されたメディアプロセッサに比べると様々な制約があり、現在では、様々な処理に対して、メディア拡張マイクロプロセッサ向きの実現アルゴリズムの開発

が必要とされるようになってきた。

本論文は以上に述べた2つのアプローチに基づいた信号処理およびマルチメディア処理の為にプログラマブルプロセッサシステムの実現方式について報告する。本論文は、全6章より構成される。

第1章では本研究分野の背景と本研究の目的、本論文の構成を述べる。続いてDSPベースのアプローチについて第2章及び第3章でのべる。

第2章では1チップ32ビット浮動小数点DSPおよび浮動小数点演算器が採用した演算方式について述べる。特に提案した浮動小数点演算方式によりデジタル信号処理応用に対してハードウェア規模の削減しながら高い精度と高速演算を両立できることを示す。

第3章ではブロック図記述を利用したDSPの為にソフトウェア設計システムの開発および異なる標本化レートの処理を同時に実現するスケジューリングアルゴリズムについて述べる。静的スケジューリングと動的スケジューリングを組み合わせた新スケジューリング法の提案によりDSPにおいて非同期マルチレートシステムを実現する際の割り込み処理によりオーバーヘッドを削減することができることを示す。

次にマイクロプロセッサベースのアプローチについて第4章及び第5章において述べる。

第4章ではマルチメディア拡張マイクロプロセッサとメディアプロセッサのマルチメディア処理性能についてMP EGビデオデコーダを用いて評価を行い、得失を明確にする。さらにこの検討を基にデータ転送と並列メディア処理演算を同時に実行できるメディア拡張マイクロプロセッサアーキテクチャを提案する。また、並列メディア処理演算器で採用した正負対称丸め方式によりMPEG処理で十分な精度を実現できることを示す。

第5章では画像や動画において見えにくい部分を強調する適応画像強調アルゴリズム、及びメディア拡張マイクロプロセッサを用いた高速実現方式について述べる。並列メディア処理演算器を利用した高速実現アルゴリズムにより200MHzのメディア拡張マイクロプロセッサで720×480画素、毎秒30枚の処理を実現できることを示す。

最後の章では本論文の結論について述べる。

これを要するに、筆者は、信号処理およびマルチメディア処理の為にプログラマブルプロセッサシステムの実現に向けて、新しいアーキテクチャの提案とそれを用いた汎用性の高い情報処理システム実現について述べ、次世代信号処理プロセッサの設計・開発に関する有益な知見を得ており、マルチメディア情報処理の分野に貢献するところ大なるものがある。

よって筆者は、北海道大学博士(工学)の学位を授与される資格あるものと認める。