

学 位 論 文 題 名

An Optimization-Aided Rate-Optimal Approach
to the High-Level Synthesis of
Digital Signal Processing Algorithms

(レート・オブティマルなディジタル信号処理アルゴリズム向き
最適化高位レベル設計に関する研究)

学位論文内容の要旨

VLSI システムの設計は、幾つかの設計レベルに分けて行なわれる。抽象度の最も高い「高位レベル設計」と呼ばれる階層は、高位記述言語による動作記述からレジスタ転送レベルまでの設計を意味する。ディジタル信号処理(DSP) アルゴリズムの合成は高位レベル設計を用いた応用の一分野である。

従来の高位レベル設計における研究は主にスケジューリング問題が対象であった。近年、良いスケジューリング方法は設計の面積に対して最適か最適に近い解を得て来たが、「レート・オブティマル」と呼ばれる最もスループットの高いスケジューリングが得られない場合もあることが分かってきている。従来のレート・オブティマルスケジューリング法はあまり効率的ではないため、実際の設計にはあまり有用ではなかった。

設計過程の入力である高位記述の計算構造は設計の品質(スループット、出力遅延、面積)に影響を及ぼす。スケジューリングアルゴリズムは計算構造が変更できないため、構造による低効率問題が解決できない。従って、高効率設計を得るための高位レベル設計向き最適化技法が幾つか提案されている。この技法は、入力アルゴリズムの意味を変更しないで、より速い設計かよりコンパクトな設計を求めている。

本研究は、高スループットディジタル信号処理アルゴリズムの高位レベル設計に向かって、高効率なアーキテクチャ設計方法を調査・開発する。その為に、最適化とスケジューリング技法を主な研究対象としている。

本論文は8章より成っている。各章を要約すると以下ようになる。

第1章は全体の序論である。第2章では、VLSI 設計自動化の各階層の役割と高位レベル設計について紹介する。高位レベル設計では、本論文の目標である最適化とスケジューリング技法の現状を概説する。最後に、改めて本論文の目標を詳細に述べる。

第3章では、ハードウェアモデルについての考察を行なう。従来の研究はハードウェアモデルが限定されており、設計の品質に様々な制約を与える。その結果、高性能が得られなかったり、設計面積が大きくなったりする場合があった。従って、本研究では、まず性能と面積に制約を与えないモデルを考察する。提案された技法はモデルからの制限を受けないように考えられている。

第4章では、計算構造による品質に対する影響を解析する。最適化技法は設計の品質を

高めるように計算構造を変更するため、最適化技法の開発には計算構造のもつ品質に対する理解は不可欠である。しかし、これらはまだ十分に理解されていないので、現在の最適化技法は限られた問題だけに効率的である。従って、幾つかの調査により計算構造と設計の品質を結ぶファクターを見つけ、構造により品質を解析・予想する方法を提案する。このファクターが最適化技法の開発に用いられる。

第5章は Loop Shrinking (繰り返し収縮) と呼ぶ最適化技法を提案する。並列・パイプライン処理には、スループットの限界はループによるため、Loop Shrinking は演算をループの外へ移動し、スループットを上げる。変換として、可換・結合・分配法則を用い、この変換を可能にするのに演算の複写と Retiming を用いる。Loop Shrinking は従来の技法と異なり、アルゴリズムのループを対象にし、ループの収縮によりスループットを上げる。これらは、従来手法とは異なり、広範囲な変換手順を用いている。

第6章では、スループットを保ち、設計の面積を減少させる為の幾つかの最適化技法の提案と解析が行なわれる。ここでは二つの既存の技法について特に注意している：一つは高位レベル設計に既に用いられてきた Tree-Height Reduction (THR) であり、もう一つは計算構造を再構成する技法 (PR) である。最初にこの二つの方法を改良する。THR がレジスタ数の減少をさらに進める為に変更され、遅延の位置による影響を緩和するように Retiming を用いている。PR は第3章と第4章の解析により提案されたハードウェアモデルに構築された。この変更により結果は改良できたが、まだ限られたアルゴリズムと問題点だけに効率的であることが分かった。最後に、Reshaping を提案する。Reshaping は補足的な THR と PR の力を併用し、その特徴を合わせて最終的により広範囲のアルゴリズムと構造の問題点に効率であることを示す。

第7章は Period-Driven Scheduling を提案する。Period-Driven Scheduling はレート・オブティマルスケジューリングがいつも得られ、スループットを悪化させないスケジューリング技法である。この時、演算器だけではなく、レジスタ数も最小化する。Period-Driven Scheduling は既存のレート・オブティマル方法より効率的にスケジュールを得る。

第8章は結論として、本論文で述べた研究を総括し、今後の課題を述べる。

本研究による技法と既存の技法を比較するように高位レベル設計のベンチマークである5次ディジタルフィルタを設計した。本研究の成果は以下のように要約される。

既存のスループットを高める方法は5次フィルタの繰り返し間隔を16サイクルから13サイクルに減少するが、Loop Shrinking により、繰り返し間隔が9サイクルまでに最適化される。

Reshaping は THR と PR より能力が高いことも示されたし、幅広い DSP アルゴリズムに対応可能であることも示された。第4章で述べたファクターがこの能力を可能にしたと考えられる。Reshaping と Period-Driven Scheduling により、演算器とレジスタ数と出力遅延が減少する。

本研究で開発した手法を用いることで、高スループット設計では従来得たことのない設計が得られた。又中・低スループットの場合には、演算器の個数が従来の設計手法のアーキテクチャと類似している。

以上より本研究によって、提案開発されたシステムを用いた高スループットディジタル信号処理アルゴリズムの高位レベル設計における有効性が示された。

学位論文審査の要旨

主 査 教 授 梶 内 香 次
副 査 教 授 北 島 秀 夫
副 査 教 授 田 中 謙
副 査 助 教 授 宮 永 喜 一

学 位 論 文 題 名

An Optimization-Aided Rate-Optimal Approach to the High-Level Synthesis of Digital Signal Processing Algorithms

(レート・オプティマルなディジタル信号処理アルゴリズム向き
最適化高位レベル設計に関する研究)

VLSI システムの設計は、幾つかの設計レベルに分かれており、抽象度の最も高い階層は「高位レベル設計」と呼ばれている。従来の高位レベル設計における研究は主にスケジューリング問題が対象であったが、「レート・オプティマル」と呼ばれる最もスループットの高いスケジュールを得る従来手法はあまり効率的ではなかった。DSP アルゴリズムの計算構造は設計の品質（スループット、出力遅延、面積）に影響を及ぼし、スケジューリングアルゴリズムは構造による低効率問題が解決できないため、設計品質を高めるように高位レベル設計向き最適化技法が必要となる。

本論文は、高スループットディジタル信号処理（DSP）アルゴリズムの高位レベル設計に向かって、高効率なアーキテクチャ設計を得るために最適化とスケジューリング技法を調査・開発している。その内容は8章から構成されている。

第1章は全体の序論である。第2章では、VLSI 設計自動化と高位レベル設計について紹介し、本論文の目標を詳細に述べている。

第3章では、ハードウェアモデルについての考察を行なっている。従来の研究はハードウェアモデルが限定されており、設計の品質に様々な制約を与える。従って、本研究では、まず性能と面積に制約を与えないモデルを考察する。第4章では、計算構造による品質に対する影響を解析する。最適化技法の開発には計算構造のもつ品質に対する理解は不可欠であるが、この理解はまだ十分ではない。従って、幾つかの調査により計算構造と設計の品質を結ぶファクターを見つけ、構造により品質を解析・予想する方法を提案する。

第5章は Loop Shrinking（繰り返し収縮）と呼ぶスループットを上げるための最適化技法を提案する。Loop Shrinking は従来手法とは異なり、アルゴリズムのループを対象にし、また広範囲な変換手順を用いている。第6章では、スループットを保ち、設計の面積を減少させるための幾つかの最適化技法の提案と解析が行なわれる。ここでは二つの既存の技法に

ついて特に注意し、第3章と第4章の解析により改良する。最後に、この技法の力を併用する技法を提案し、最終的により効率であることを示す。第7章は Period-Driven Scheduling と呼ぶレート・オブティマルスケジューリングがいつも得られる技法を提案する。既存のレート・オブティマル方法より効率的である。第8章は結論と今後の課題を述べる。

本論文で開発した手法を設計に用いることで、高スループットDSPアルゴリズムの高位レベル設計における有効性が示された。

これを要するに、著者は新たな考え方に基づいた最適な高位レベル設計のアプローチを提案し、その有効性を実験で示したもので、並列処理工学ならびにVLSI設計工学上貢献するところ大なるものがある。

よって著者は博士（工学）の学位を授与される資格あるものと認める。