交換機の多重並列処理方式に関する研究

学位論文内容の要旨

電話サービスから始まって、データ、画像等の異なった各種サービスを同一インタフェースで提供するサービス総合デジタル網に見られるように、通信網は高機能で高速な方向に柔軟に発展し続けている。この通信網の構成に重要な役割を果たしているのが SPC (Stored Program Control) 方式の交換機である。

SPC 方式の交換機においては、信号の翻訳、通信経路の選択、通信回線の補捉、通信路に対するオーダ送出指令等、呼の接続処理（呼処理）の大部分をプログラムによって制御する。このプログラム制御が一般の計算機システムのプログラム制御と最も異なる点は、実時間処理と多重処理が重視されている点である。

近年、交換機の実時間多重処理については従来からの多重度の大きさに加えて、交換機の処理要求の多様化、処理内容の高度化によってプログラム実行制御が大規模複雑化し、今後増大する処理能力要求に十分応えることができない恐れがでてきた。

本論文では従来のソフトウェアに頼った実時間多重処理方式を見直し、処理能力を大幅に向上させる新しい実時間多重処理方式を以下の 2 つの面から提案している。

第 1 のアプローチは従来のフォン・ノイマン型制御方式を改良するものであり、ソフトウェアの持つ柔軟性とハードウェアの持つ高速性、制御の容易性の両者を兼ね備えたマイクロプログラム制御技術を活用した多重処理方式である。その方式の特徴は次の処理を予測して先行的に処理を進め、応答時間を短縮する先行制御技術とマイクロプログラム制御と割り込み許可ビットの組み合わせによるオーバーヘッドの少ない時分割切替え制御技術とに集約される。本研究ではこれらの設計法とシステム構築法を明らかにする。

また、第 2 のアプローチは処理能力を抜本的に向上させる方法であり、フォン・ノイマン型制御方式を脱却し、並列処理が本質的に行きやすいデータフローを用いた並列処理方式を提案するものである。

本論文は以下に示す7章より構成されている。

第1章では序論で、本研究の背景と目的を述べ、また論文の概要と構成を示す。

第2章では、交換機の実時間多重処理方式の特徴を分析し、性能向上に向けた技術的課題と本論文における2つのアプローチを述べ、本論文の位置づけを明らかにする。

第3章では、第1のアプローチであるフォン・ノイマン型制御方式を前提に、ハードウェアリソースに空き時間を与えずに徹底的に有効活用するための時分割多重制御方式を検討している。具体的にはマイクロプログラムレベルで、①I/Oインタフェース処理において次の処理を予測して先行的に処理を進め、応答時間を短縮するI/Oインタフェース先行制御方式と、②マイクロプログラム制御と割り込み許可ビットの組み合わせによるオーバヘッドの少ない時分割切替え制御方式を提案し、これらのハードウェア実現法、マイクロプログラム時分割制御単位の決定法などのシステム設計法を明らかにしている。これらの技術を適用し、交換機のサブシステムであるCCITT No.7 共通線信号装置を設計した結果、40%程度の処理能力向上と6%のI/Oインタフェース応答時間の短縮を実現している。

第4章では、性能の飛躍的な向上を目指して第2のアプローチであるデータフロー制御方式をもとに、交換処理に適したデータフロープロセッサアーキテクチャとして、①呼処理の並列性抽出のための、機械語命令レベルのダイナミックデータフローアーキテクチャ、②交換システムの各種共通リソースを効率良く制御するカラー抑止マッチング法、③実時間制御用に、多数の非同期タイミング処理要求を処理する並列タイミング制御機構、④並列性の阻害要因である履歴依存処理対策、⑤構造体メモリを活用したプロセス間通信技術等を明らかにしている。

第5章では、第4章に述べたアーキテクチャに基づくデータフロー制御交換システムの具体的な構成法と、そのプロトタイプシステムの試作評価結果について述べている。主な評価結果として、①平均並列度は45命令/呼であり、さらに交換システム全体としては呼の多重度に比例した大きな並列度を抽出できる、②データフロープロセッサの高性能化、経済化のキーポイントとなるマッチングストアは40トークン/呼程度の小容量で構成できる、③ハードウェア量は、フォン・ノイマン型プロセッサに比較して論理部は1.5倍、プログラムメモリ量は2.3倍程度となる。ただし、LSI技術の進展を考慮すれば経済的にはそれほど不利にならない、④性能面では、プロセッサ単体レベルの性能はデータフロー型プロセッサとフォン・ノイマン型プロセッサでほぼ同程度であること等の評価結果を得ている。これにより大規模なデータフロー制御交換システムの構築に向けたハードウェア、ソフトウェアの基本特性を具体的に明らかにしている。

第6章では、数百台～数千台のプロセッサからなる大規模データフロー制御交換システムを対

象に、ソフトウェアシミュレーションによる性能評価を行い、システムの限界性能や最適設定パラメータを求めている。一般に大規模システムを忠実にシミュレートするには膨大な計算機リソースが必要となるが、本研究ではシステムの一部の評価から全体を推測し得るソフトウェア・ハードウェアモデル（簡易モデル）を用いることにより、少量の計算機リソースで比較的精度の良い、高速なシミュレーションを可能としている。

シミュレーションの結果、①机上で求めたプログラム並列度に等しいプロセッサ台数によって、1つの呼を処理すれば良いこと、②カラー抑止マッチング機構を組み込んだ排他処理専用のデータフロープロセッサを一般処理用のデータフロープロセッサと別に設けておくことにより、一般処理用プロセッサの台数を増加させても性能ボトルネックが生じ難くなり、大規模システムの構築が行い易くなる、具体的には従来フォン・ノイマン型マルチプロセッサで実現が困難であった2000-4000台クラスのプロセッサを有する大規模データフロー制御交換システムの構築が可能であること、③システムの大まかな性能を推定するには、シミュレーションを行わなくとも、Jackson法を用いた近似モデルによる机上計算によって簡単に性能評価を行うことができること等を明らかにしている。

第7章は総論であり、本研究で得られた成果を要約して述べている。

学位論文審査の要旨

主査	教授	栃内	香次
副査	教授	伊藤	精彦
副査	教授	宮本	衛市
副査	教授	田中	讓

近年、通信網はますます高機能かつ高速化し、電話、データ、画像等多様な情報が共存する統合デジタル網へと発展しつつある。これに伴い、通信網の接続制御を行う電子交換機に対し、実時間処理ならびに多重処理性能の高度化が要求されている。しかしながら、現在の交換機ではこれら接続制御の大部分はソフトウェアで実行されており、このような要求に十分応えられなくなってきた。

本論文はソフトウェアに頼った従来の方式を見直し、処理能力を大幅に向上させる新しい実時

間多重処理方式を2つの面から検討したものである。その第1は従来のフォン・ノイマン型制御方式に立ちながらその改良を図るもので、マイクロプログラム制御技術を活用した多重処理方式を提案している。第2は全く新しい制御方式によって抜本的な処理能力向上を図るもので、本質的に並列処理に適しているデータフローアーキテクチャを用いた高速並列処理方式を提案している。

本論文は以下に示す7章より構成されている。

第1章は序論で、本研究の背景と目的及び論文の構成について述べている。

第2章では、交換機における実時間多重処理の特徴を分析し、性能向上に対する技術的課題とそれを解決する2つの方策を述べている。

第3章では、第1の、フォン・ノイマン型制御方式の下で処理能力向上を図る方策として、時分割多重制御によりハードウェアを有効に活用する方式を検討し、入出力処理において先行制御により応答時間を短縮するI/Oインタフェース先行制御方式と、マイクロプログラム制御による時分割切替え制御方式を提案し、これらのハードウェア実現法、時分割制御単位の決定法などを明らかにしている。そして、これを現用交換機のサブシステムの一つである共通線信号装置に適用し、40%程度の処理能力向上が実現したことを実証している。

第4章では、第2の、フォン・ノイマン型を脱却した新しい制御方式によって抜本的な処理能力向上を図る方策として、交換機へのデータフロー制御方式の適用を提案し、それに適したデータフロープロセッサアーキテクチャとして、呼処理の並列性抽出方式、共通部制御のためのカラー抑止マッチング法、並列タイミング制御機構、履歴依存処理対策、プロセス間通信方式等を明らかにしている。

第5章では、第4章に述べたアーキテクチャに基づくデータフロー制御交換システムの具体的な構成法と、それにもとづく試作システムの性能評価について述べている。性能評価の主な結果は、平均並列度は45命令/呼で、交換システム全体として呼の多重度に比例した大きな並列度を実現できること、高性能化と経済化の鍵となるマッチングストアを40トークン/呼程度の小容量で構成できること、ハードウェア量は従来型プロセッサの平均2倍程度ですむこと、等であり、これらの結果から大規模なデータフロー制御交換システムの構築に適したハードウェア、ソフトウェアの基本特性を具体的に明らかにしている。

第6章では、数百台～数千台のプロセッサからなる大規模データフロー制御交換システムを対象にシステムの限界性能や最適設定パラメータを求めている。また、このためのシミュレーション手法として、簡易なモデルによりシステムの一部の評価から全体を推測できる高速でかつ精度

のよい手法を提案している。

シミュレーションの結果、カラー抑止マッチング法による排他処理専用のプロセッサを設けることにより、一般処理用プロセッサの台数を増加させても性能ボトルネックが生じ難くなり、従来は実現が困難であった2000-4000台のプロセッサからなる大規模データフロー制御交換システムの構築が可能であること、ならびにシステムの概略の性能を近似モデルによる机上計算で簡単に推定できること、等を明らかにしている。

第7章は結論であり、本研究で得られた成果を総括し、要約して述べている。

以上を要するに本論文は、今後ますます高度化が要求される電子交換機について、従来のフォン・ノイマン型とこれを脱却した方式であるデータフロー型との2つのアーキテクチャについて、それぞれ高度な多重処理を実現する手法を検討し、それぞれのアーキテクチャの適用個所、設計法等を明らかにしたもので、交換工学ならびに計算機アーキテクチャ工学に寄与するところ大である。よって、著者は博士（工学）の学位を授与される資格あるものと認める。